

平衡・相補形対数増巾回路

朱 伯 銘・深 谷 義 勝

Balanced and Mutually complementary type Circuits used for Logarithmic Amplifier

Bo Ming ZHU and Yoshikatsu FUKAYA

Until present time, it is necessary that the input voltage of logarithmic amplifier has to behave only on 'positive' input voltage of signals. If the logarithmic amplifier (abbreviated with Log-circuit, later on) could be realized to behave the bipolarity of signals from only positive input voltage, then we believe that the applied fields could be expanded to more various electronic fields, than before. We have been done the researching of the logarithmic output amplifier of operating at the input voltage of both of (positive and negative) polarities, by constructing the circuits with the equilibrium of state and adopting complementary transistor.

In this paper, having considered the experimented results, we will report that a few problems have been involved in the mechanism of the transformation on the logarithmic and error-acting behaviors, produced by the circuit-construction of utilizing the log-circuits.

衆所周知、迄今為止の対数増幅器の輸入信号電圧、一般都是取正極性的。若能實現具有雙極性的輸入信号電圧の対数変換，則宅的應用范围将会進一步得到擴大。在這里，我門設想了互補型平衡結構的回路，並研究了當雙極性信号電圧輸入回路時，對数放大器的作用以及宅的輸出情況。進而，我門還從該對数放大器的回路結構出發，包括該回路所產生的誤動作，以及在對数性能上的某些問題，提出實驗結果和研究報告。

① まえがき

入力信号電圧を対数変換する目的の対数増巾回路は、相補トランジスタ (T_r) の特性を充分に活かして使う必要がある。このため回路システムとしては対称形式をとり、そして平衡動作と安定機能を持つことが重要と思う。しかし、 T_r 特性の微小の不一致は止むを得ないので、平衡調整箇所を設けなければならない。さらに、単極（正または負）入力信号電圧を扱う場合も、その対数変換の回路機能が確実にこなされる必要がある。

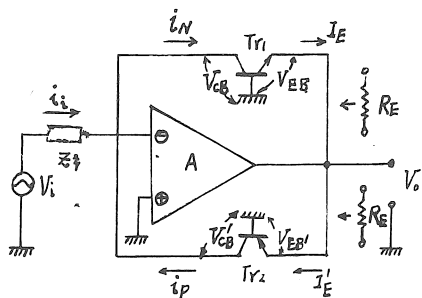
さて、常用対数関数について、その関数値は真数が(1 ~ 0 ~ -1)の間において不連続性を持つので、回路機能的に連続性にしたい。このことは関数値に多少の誤差を増大するが、許容範囲に収めたい願望で進めた。そして、両極性をなす入力信号電圧を本方式の対数増巾回路へ与ると、信号の全周期に互り、対数変換出力に変えることを実現した。我々はこの研究上で実験結果から出現した種々の問題点を含めて詳しく報告する。

② 本論

[I] : 相補形基本対数回路 (Basic Log-circuit used Complementary Transistors's type)

トランジスタ (T_r) のN形P形半導体接合面は、指数関数的な電圧-電流特性を有している。この指数関数特性を利用して、対数増巾回路を作ることが可能である。交流信号 (v_i) に対して、信号入力電流 (i_i) と出力電圧 (v_o) との間に対数関係を与える基本回路を、第1図に示した。この場合、定常の状態においてOP・アンプ (A) が、各 T_r のコレクター-ベース (C-B) 電圧を零に保持させている。何故ならば、Aのナレータ両端電圧は零であるから。そのため、 T_r のC-B接合の漏洩電流については、ベース巾変調効果 (Early's effect) と同様に取除かれるものとする。ここで、 T_{r1} のNPN形、 T_{r2} のPNP形の性質から、 $v_i > 0$ において T_{r1} の動作 (T_{r2} : OFF)、 $v_i < 0$ において T_{r2} の動作 (T_{r1} : OFF) がある。 T_{r1} と T_{r2} とは相補であって、各 T_r の動作は次の関係が成立する。

- $v_i > 0$ の場合 : $v_{CB} > 0$, $v_{EB} < 0 \dots (T_{r1})$



第1図 相補形対数基本回路
(Basic log-Circuit used Complementary Transistor's type)

$$i_N = I_{CC} + \alpha_N I_{ES} (e^{qV_{EB}/KT} - 1) \cong I_s e^{qV_{EB}/KT} \dots\dots(1)$$

ただし、 $\alpha_N \cong 1$, $I_{ES} = I_s$, I_{CO} = コレクタ漏れ電流 (第二項に比べて無視される)

$$i_p = 0$$

なお、 $v_{EB} = -v_o$, $i_N = i_1 \dots\dots(1)$

$$v_o = -\frac{KT}{q} \ln(i_1/I_s) \dots\dots(2)$$

- $v_i < 0$ の場合: $v_{CEB} < 0$, $v_{EB} > 0 \dots (Tr_2)$

$$v_{EB}' = +v_o, i_p = -i_1 \dots\dots(3)$$

$I_{ES}' = -I_s$, $\alpha_p \cong 1$, かつ, $i_N = 0$, 条件があるので,

$$v_o = +\frac{KT}{q} \ln\left(\frac{i_1}{I_s}\right) \dots\dots(4)$$

ここで、 $Z_1 = R_1$ とすれば $i_1 = v_i/R_1$ によって②、④式をまとめて表わすと、

$$v_o = \pm \frac{KT}{q} \ln\left(\frac{1}{R_1} \left| \frac{v_i}{I_s} \right| \right) \dots\dots(5)$$

従って、 v_i 以外の因子は定数だから、信号入力電圧の対数値は出力 v_o として得られる。この対数増幅回路は、入力信号が電流源の考え方を持つので、広いダイナミックレンジが得られる。第1図において、OP・アンプ(A)のオフセット電圧調整は重要であって、このオフセットがダイナミックレンジに制限を与えることで、動作上誤差となり得る。

つぎに、回路システムの安定性考察のために、第1図回路の線形ブロック図を等価ループシステムとして第2図に示す。ここでAの負荷は考えないものとする。いま、 T_r の直流分 I_N は、入力電圧 v_i の動作点を定めることになる。故に、 T_r の変換コンダクタンスを求めると、②または④式より

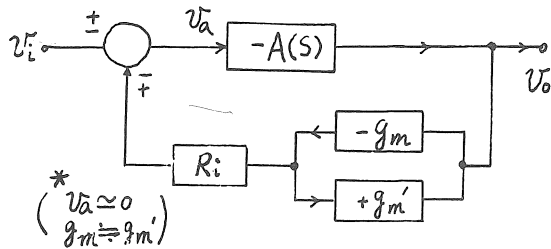
$$g_m = -\frac{\partial i_N}{\partial v_{EB}} = \pm \frac{q v_i}{K T R_1} \dots\dots(6)$$

ただし、-符号: PNPの T_r 側,
+符号: NPNの T_r 側

それから、ループ利得 $L(S)$ を求めると、

$$L(S) = \pm A(S) \cdot \frac{q v_i}{K T} \dots\dots(7)$$

ただし、-符号: NPNの T_r 動作時
+符号: PNPの T_r 動作時

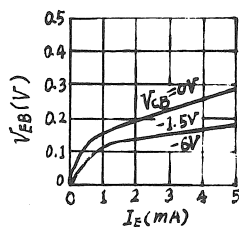


第2図 等価ブロック図
(Block diagram of equivalent relation)

⑦式は帰還回路が非常に大きな電圧利得を与える意味がある。 $(v_i = 10(V)$ ならば $\frac{q v_i}{K T} = 385(V)$ になる) $v_i > 0$ について、NPNの T_r 側の働きで v_o は負極性になるが、システムの不安定さを余儀なくする。だから、安定性を増大しなければならない。このように、基本的に開ループ伝達関数を持つ回路の安定化のためには、ループ伝送量を減少する方法で補償する。特に、 T_r ・PNP形の動作時($v_i < 0$)においては、 v_o が正極性、だから前者よりさらに安定性を欠く結果になる。その対策は伝送量の減衰をさらに増加し、かつ、平衡の必要性が必須の条件として浮上する。

〔II〕: 平衡・相補形対数増巾器の回路機能 (Mechanism of circuit for Balanced and Mutually complementary-type circuits used for Logarithmic amplifier)

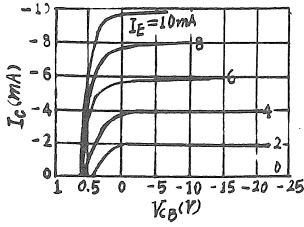
我々は〔I〕に基いて平衡・相補形対数増巾回路を提案して、かつ実現させた(第3図)。この対数変換内 T_r は、ベース接地方式であって入力インピーダンスは非常に小さく、電圧の影響で電流の変化が大きい。(第3-OA図



(a) $I_E - V_{EB}$ 特性
(入力特性)

(Characteristic Curve of input)

第3-OA図



(b) $V_{CB}-I_C$ 特性
(出力特性)
(Characteristic curve of output)
第3-OB図

の入力特性参照), このため安定な動作点を保つには, 高抵抗を通して I_E を供給する。また, 第3-OB図の出力特性からみて, $I_C \cong I_E$, 従って V_{CB} にほとんど無関係, かつ, 高い出力インピーダンスを持つものである。こうして, 入力信号電流をコレクタから T_{r1} に供給する所の電流制御構成とする。一方, 温度の影響を考慮しなければならないものには, I_E のパラメータの V_{EB} , 接合飽和電流, 電流増巾率 α 等が挙げられる。[I] で示した②, ④式の I_S は温度依存性が強い。そして, i_N, i_P が純指数的動作からの“ずれ”は, I_S に対する比較電流レベルに関係することと, オーミック抵抗が顕著に表われる電流レベルにおいて生ずるものとする。さて, 出力電圧 v_0 は I_S の変化に左右されることになるから, I_S に依存しない別の電流に置換する方が良い結果を得ることになる。それについて第3図では, T_{r11} と T_{r21} が入力電流の対数変換を行ない, T_{r12} と T_{r22} が直流電流 I_{SN} や I_{SP} (基準) を対数に変換するものにした。 T_{r11} と T_{r12} の NPN 形ペア回路について次の関係が計算される。(各岐路の電流の向きは図示)

$$V_{ON} = -\frac{R_1 + R_T}{R_T} \cdot \frac{KT}{q} \ln\left(\frac{i_i \cdot I_{S2}}{I_{SN} \cdot I_{S1}}\right)$$

$$= -\frac{R_1 + R_T}{R_T} \cdot \frac{KT}{q} \ln\left(\frac{v_i}{E_{N(+)} \cdot \frac{R_{SN}}{R_1}}\right) \dots\dots\dots ⑨$$

ここで, $I_{S1} = I_{S2}, i_i = \frac{v_i}{R_1}, I_{SN} = \frac{E_{N(+)}}{R_{SN}} \dots\dots\dots ⑩$

他方, 第3図において, T_{r21} は逆バイアス $v_1 > 0$ のため $i_P = 0$, しかし, T_{r22} のベースは共有抵抗 R_T に接続されている。よって, ベースは $-V_{BNP}$ の電位にバイアスされて, EB間は順バイアスとなり S 部の定電圧回路は安定化を示すことになる。さらに T_{r22} のベース電流は R_T に $-V_{BP}$ となって $-V_{BNP}$ に重畳するものとする。この場合⑨式は⑩式を用いて,

$$V_0 = V_{ON} - \Delta V_{OP} \dots\dots\dots ⑪$$

こうして R_T について, T_{r12}, T_{r22} のベース電流が特にベース回路減衰器のような負荷にならない様に抵抗値を設定する。つぎの10を底とする対数に変換すると, ⑨式について

$$\frac{R_1 + R_T}{R_T} \cong 16.72, v_q = \frac{KT}{q} (\text{常温}) \cong 26 \times 10^{-3} (V)$$

$$\frac{R_{SN}}{R_1} \cdot \frac{1}{E_{N(+)}} = 1 [V^{-1}] \text{ におくことから}$$

$$V_{ON} = -\log_{10} v_i \dots\dots\dots ⑫$$

$$\therefore V_0 = -\log_{10} v_i - \Delta V_{BP} \cdot \frac{R_0}{R_1} \dots\dots\dots ⑫'$$

ここで, R_0 : OP・アンプ出力抵抗
しかし, $1 > v_1 > 0$ の場合

$$V_0 = \log_{10} v_1 - \Delta V_{BP} \cdot \frac{R_0}{R_1} > 0 \dots\dots\dots ⑫''$$

前述の ΔV_{OP} は真の出力対数値に誤差分で加わり, ⑫'式のように含まれる。そして v_1 が1に漸近し, つづいて連続して0に向って小さくなる程, 誤差として大きく影響する。一方 ΔV_{BP} は平衡用制御抵抗 R_C により調整されるので, 理論的に不合理な, $v_1 = 0$ において出力 V_0 を零に設定することができる。

● $v_1 < -1 < 0$ の場合

T_{r21} と T_{r22} の PNP 形ペア回路の動作時,

$$V_{BNP} = V_{EB22} - V_{EB21}, V_{BNP} = \frac{R_T}{R_1 + R_T} V_{OP} \dots\dots ⑬$$

$$V_{OP} = \frac{R_1 + R_T}{R_T} \cdot \frac{KT}{q} \ln\left(\frac{v_i}{E_{P(-)} \cdot \frac{R_{SP}}{R_1}}\right) \dots\dots\dots ⑭$$

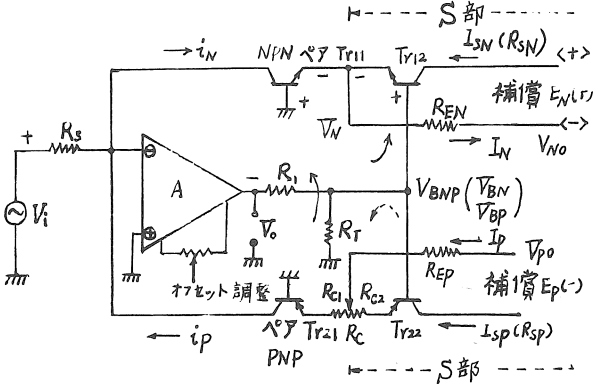
先に各定数を設定したので, 結局つぎの式を得る。

$$V_0 = \log_{10} v_i + \Delta V_{SN} \cdot \frac{R_0}{R_1} \dots\dots\dots ⑮$$

しかし, $-1 < v_1 < 0$ の場合

$$V_0 = -\log_{10} v_i + \Delta V_{SN} \cdot \frac{R_0}{R_1} < 0 \dots\dots\dots ⑮''$$

ただし, T_{r11} 回路は逆バイアス, $v_1 < 0$ だから $i_N = 0, T_{r12}$ のベースは, その電流により R_T に得られる電圧を ΔV_{SN}



第3図

● $v_1 > 1 > 0$ の場合

$$-V_{BNP} = V_{EB12} - V_{EB11}, -V_{BNP} = \frac{R_T}{R_1 + R_T} V_{ON} \dots\dots ⑧$$

とする。

こうして、 v_i が負極性の場合においても、前述のような平衡調整による安定化が可能であって、 $v_i \cong 0$ の誤差を許容すれば、 $v_i = 0$ の時、出力 $V_o = 0$ という物理的連続性を満足する機能を持たせることを可能にした。

〔Ⅲ〕：両極性対数増巾器の諸問題と考察 (Consideration and a few problems of Log-circuit of operating at polarities with input voltage)

(a) ②, ④, ⑤, ⑨式における I_S 量は温度依存性が強い。そして KT/q は 1°C 当り約 -0.33% の係数として動作するので、回路の R_T 抵抗を $+0.3\%$ を持たせることにより、温度の影響を軽減することができる。第3図のS部回路は、制御不能な $I_S(T_{r11}$ および $T_{r21})$ を基準電流 I_{SN} および I_{SP} に置換えのできる安定化回路の機能が持たれる。なお、ペア T_{r11} と T_{r12} および、 T_{r21} と T_{r22} は全部が周囲温度の均一を保つ、そして、言うまでもなくそれぞれのペア T_r は同一諸特性を持つ、さらに相補性を満足する必要があり、最近製造されているツイン形 T_r の使用が重要である。別に温度の問題は、回路的に感温抵抗を用いて補償することもできる。つぎに入力側においては、OP・アンプ (A) はFET 入力形を用いることが望まれる。そして、最小入力レベルを決めるパラメータは、Aのバイアス電流とオフセット電圧のドリフトによって制限されるため、オフセット電圧調整を可能にする可変抵抗・電源を設けるべきである。

(b) 本方式の対数増巾器は⑫, ⑮式の如く入力電圧 v_i 対数変換出力が、 v_i の正側で V_{ON} 、負側で V_{OP} が得られる。この V_{ON} と V_{OP} との連続性について詳しく検討した。

いま、常用対数では1の対数は零、すなわち $v_i = 1$ で出力 $V_o = 0$ 、これが調整の基準点である。しかし、 $v_i = -1$ の場合、対数補償回路(第3図)により負極性補償電圧との比に置換している回路方式だから、対数の真数は正である。従って、通常対数と同じく求められる。ところが、 $1 > |v_i| > 0$ の場合、対数出力 V_o はその極性が正負を入れ替えることがわかる。また、 $|v_i| \cong 0$ において V_o の不連続性が存在する。すなわち、 $0 < |v_{ie}| \ll 1$ では $v_i - V_o$ 曲線について V_o 軸が v_i に関して奇関数になっている(第6図)。そして V_o は、 v_{ie} の $\epsilon \rightarrow 0$ において、 $-\infty$ から $+\infty$ までジャンプする。このことは対数増巾器として、物理学のエネルギー則に反するものである。

平衡・相補形の回路方式は、 v_i の正極負極性に対しては共有抵抗 R_T の作用で平衡機能を得て、出力 V_o の連続性を持たせることを可能にしている。それに加えて、PNP形ペア T_r のエミッタ側に制御可変抵抗 R_c も平衡に重要な役割を果すものである。いま本方式の平衡性に対する

回路因子としての I_N および I_P について測定を行ない調べた。その特性曲線は第4図における $I_{BNP} = I_N + I_P$ の合成特性であって、良い平衡を保っていることが明らかになった。ここで一層詳しく解析して、次の関係式が得られる。

- (イ) $v_i > 1 > 0$ の場合

出力電圧は⑫式で与えられる。再度⑧式を示すと、

$$V_{BNP} = -\frac{R_T}{R_1 + R_T} \cdot V_{ON}$$

また、PNPの T_r 側の作用により、つぎの電圧が計算される。

$$\Delta V_{BP} \cong -\frac{1}{2} v_q \ln\left(\frac{\alpha_P I_{ES}}{I_{SP}}\right) \dots \dots \dots ⑬$$

ただし、 $v_q = \frac{KT}{q}$ 、 α_P : PNP形 T_r の電流増巾率

$$\text{また、} \Delta V_{OP} = -\Delta V_{BP} \frac{R_o}{R_1} \dots \dots \dots ⑭'$$

電流 I_N について、 $I_N = I_{SN} + \frac{1}{\alpha_N} \cdot \frac{V_i}{R_1}$

$$I_P \cong I_{SP} + \frac{v_q}{R_T} \ln\left(\frac{\alpha_P I_{ES}}{I_{SP}}\right)$$

これらの相互電流関係を I_N (正方向電流) と I_P (負方向電流) の和で表わして調べると、第4図で示す I_{BNP} の特性になる。

$$I_{BNP} = \left(I_{SN} + \frac{1}{\alpha_N} \frac{V_i}{R_1}\right) - I_{SP}$$

$$-\frac{v_q}{R_T} \ln\left(\frac{\alpha_P I_{ES}}{I_{SP}}\right) > 0 \dots \dots \dots ⑰$$

そして、 $v_i = 0$ の時 $\alpha_P I_{ES} \cong I_{SP}$ 、 $I_{SN} = I_{SP}$ 、そのうえ $v_i = 0$ の近傍では α_P が非線性的変化の値を持っているため、 $I_{BNP} = 0$ になり得る。

● $1 > v_i \geq 0$ の場合：すなわち、 v_i の小信号電圧に関する対数は、仮数が正值となる。このことは、反転入力OP・アンプにおける正入力電圧で正出力電圧という不合理が生ずる。けれども、小信号電圧についてOP・アンプ回路動作として起り得る。しかし、PNP形の T_r 回路の存在のため、出力電圧は⑫'式 > 0 が成立つから、不安定さを防ぐ傾向がある。 $v_i \rightarrow 0$ に関して、 $V_o \rightarrow 0$ が実験上から得られるので、回路システムの平衡を意味するものと思っている。

- (ロ) $v_i < -1 < 0$ の場合

(イ)の場合と同様に計算式を求める。出力電圧は反転入力OP・アンプ回路を用いるから、正符号の⑮式で与えられる。そして、

$$V_{BNP} = \frac{R_T}{R_1 + R_T} \cdot V_{OP}$$

ここでNPN形 T_r 側の作用によって、つぎの式が得られる。

$$\Delta V_{BN} \cong +v_q \ln\left(\frac{\alpha_N I_{ES}}{I_{NP}}\right) \dots\dots\dots (18)$$

$$\text{さらに, } \Delta V_{ON} = \Delta V_{BN} \cdot \frac{R_O}{R_1} \dots\dots\dots (18')$$

電流 I_P について,

$$I_P = I_{SP} + \frac{1}{\alpha_P} \cdot \frac{V_i}{R_1}$$

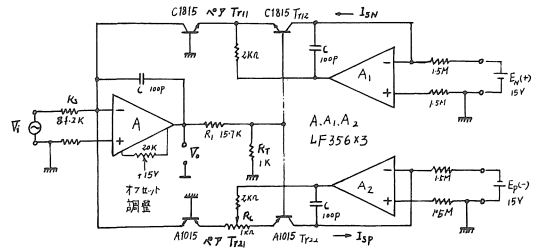
$$I_N \cong I_{NP} + \frac{V_q}{R_T} \ln\left(\frac{\alpha_N I_{ES}}{I_{NP}}\right)$$

$$\text{故に, } I_{SNP} = -\left(I_{SP} + \frac{1}{\alpha_P} \cdot \frac{V_i}{R_1}\right) + I_{NP}$$

$$+ \frac{V_q}{R_T} \ln\left(\frac{\alpha_N I_{ES}}{I_{NP}}\right) < 0 \dots\dots\dots (19)$$

⑭式は第4図で示される I_{SNP} の特性である。

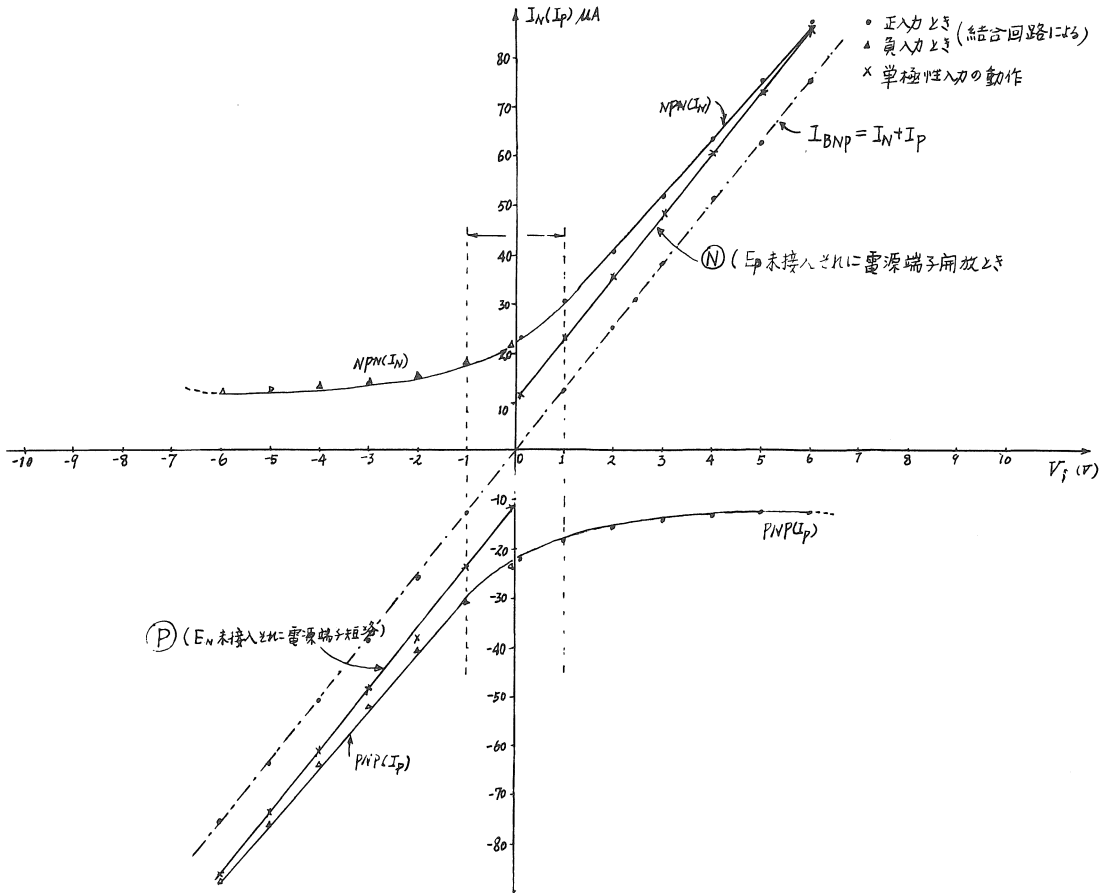
● $-1 < v_i < 0$ の場合: v_i の小信号電圧に関する対数は、仮数が負である。回路がこの働きをするならば、負入力電圧で負出力電圧となつて、(i)で述べた事項と同じことになる。ここにおいては、NPN形 T_r 回路を持っているので、出力電圧は⑮'式 < 0 で表わされる。そして回路システムの平衡は、(i)と同様に得られる。



第5図 全構成回路 (Constructive circuit)

なお、 I_{BNP} も原点を通る特性をなし、ほぼ直線で表わされることを確めている。

前述で求めた⑰と⑱式の I_{BNP} は、第4図に示す $V_i - I_{BNP}$ 特性の如く原点で合致する直線で連結される結果が得られた。その理由は相補形回路と平衡条件を満足できるからである。この場合、交流信号に対する動作上、特性から判断する限りにおいて、入力信号振幅の小さい範囲、あるいは出力小振幅の範囲でも、特に T_r や OP・アンプの低電流における利得不足とか非線形歪の原因によ



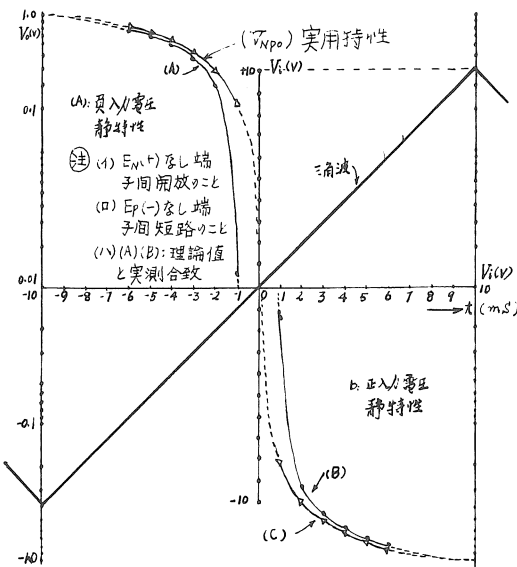
第4図 $V_i - I_P(I_N)$ 特性 (Characteristic) と $V_i - I_{BNP}$ 特性 (Characteristic curve of balanced current)

るクロス・オーバー歪 (Cross over distortion) は発生しない。すなわち、歪を生ずる原因は存在しないことである。こうして、本回路がよく平衡状態を維持できる安定動作が可能なシステムと信じている。

(c) 平衡・相補形対数増巾回路の全構成図は第5図に示す。ここで、OP・アンプ (A) の選択に当っては、(1) 低い入力信号レベルは回路の精度に関係するからバイアス電流の小さいこと、(2) オフセット電圧は入力信号電圧に相当する入力電流に関係するので小さいこと、零調整できること、この2点に留意すべきである。そして、全構成回路は最も平衡の保持が重要である ((III)(b)参照)。ここで正常動作範囲の性能を挙げておくと、

- 性能
- 入力信号電圧：0 ~ 15 (V_{PP}),
 - 入力電圧 0 ~ 13 (V) D.C. 単極性
 - 入力信号周波数：正弦波 0 ~ 20kHz
 - 三角波 0 ~ 10kHz
 - のこぎり波 0 ~ 2.5kHz
 - 逆のこぎり波 0 ~ 2.5kHz
 - 負荷：100 (Ω) 以上で正常動作
 - 常温動作：ドリフト影響なし

実験により得られた入出力特性は第6図に示した。正または負の入力電圧 (単独の場合) として、すなわち静特性 (B) または (A) は数表による理論値と実験値は合致した。入力電圧 V_i が -1 (V) と $+1$ (V) の間における出力電圧 V_o については②(III)(b)で詳しく考察した。しかし、静特性としてこの範囲の回路応答は、多少の不安定さが残存していた。けれども、第4図の $V_i - I_p (I_N)$



第6図 入出力特性
(Characteristic curve of ($V_i - V_o$))

特性によれば、単極入力電圧の特性⑨と⑩で示されるように直線特性である。このことは補償回路 (S部) の電流 I_p と I_N は正しく安定かつ平衡を維持している意味である。この考え方から、前述の不安定さは、全体構成の応答時に別の要因があると思うが解決していない。

ところで、第6図に示す入出力特性の V_{NPO} 特性は、交流入力信号電圧に関する実用特性である。この V_{NPO} 特性曲線については、(A), (B) 特性の理論特性に比べ、 V_i の大振幅において偏差は小さいが、特に $|V_i| \leq 2$ でその誤差が目立ってくる。さらに $-1 < V_i < +1$ の範囲で誤差は、不可避なものとする。従って、誤差を少なくする近似可能な回路を考案する必要がある。我々の方式では、座標原点を中心に対称性を持つことを可能にしている。ここで、その近似式として次の式を用いることができる。

$$V_o = 2.3 \log_{10}(1 + V_i)$$

により表され、

$$\log_{10}(1 + V_i) \approx V_i - \frac{V_i^2}{2} + \frac{V_i^3}{3} - \frac{V_i^4}{4} + \dots$$

ただし $[V_i^2 < 1]$ ②

いずれにしても、入力信号電圧波形の微小電圧部分においても、滑らかな対数変換波の出力波形を得ることは重要と思う。なお、第6図の中で、三角波入力信号電圧が我々の対数増巾器に印加される時、出力特性 V_{NPO} との対応関係を示しておいた。実験によれば、出力波形として V_{NPO} 曲線 (理想) と同一形状の波形を確めている。つぎに、前述の性能を越える場合について、特に周波数領域を越える入力信号電圧は、その出力波形で異常が出現する。それは、信号電圧の最大値 (正も負も) から別の言い方として電圧の増減切替点において、許容できないリングング現象が表われる。この原因は回路システムのステップ応答特性が良くない点と考える。今後はステップ応答の改善の策も必要になる。

③ まとめ

対数増巾回路の入力電圧を正並びに負電圧に限定せず、一般交流信号電圧に適用可能な回路構成を提起した。現段階において、交流信号電圧の対数変換に有用で、かつ性能的にほぼ満足される。ただ、問題点は微小入力電圧近傍の誤差を少なくすることと、動作安定化、さらにステップ応答の改善策が重要と思う。我々の研究では、 $v_o = 0$ を与える $v_i = v_i = 1$ (V) に設定して行なった。さらに $v_i = 10$ (mV) のように低電圧に設定することは可能である (R_1, R_T の調整) が、全回路の動作システムの安定化に留意し、その上、外部要因の影響をうけない対策も必要である。特に T_{r11}, T_{r12} および T_{r21}, T_{r22} を含む R_T との接続にはシールド線を用いるべきものと考え

る。

今後、前述の改善事項の解決に取り組みたいし、対数信号波の回路への応用としての優劣の研究、さらにこれが電子工学の応用分野への拡大と効果的発展を願うものである。

④ 参考文献

- 1) 李清泉, 黄昌寧: 集成運算放大器原理和應用, p. 239~243, 科学出版社, 中国, 1980
- 2) 周寧華: 集成運算放大器及其在電子線路中的應用, p.310~324, 国防工業出版社, 中国, 1980
- 3) James K. ROBERGE, Operational Amplifiers Theory & Practice p.12~13, p.462~467, p.568~570, John Wiley & Son Inc. 1975
- 4) Paul R. GRAY, Robert G. MEYER p.326~327, John Wiley & Son Inc. 1977
- 5) 柳沢 健他: IC 応用ハンドブック, p.210~211, 昭晃堂, 東京
- 6) 横井与次郎: リニア IC 実用回路マニュアル, p. 153~160, ラジオ技術社, 東京
- 7) 柳沢 健: 基礎電子回路(I), p.46~47, 丸善, 東京, 昭53
- 8) 城戸・西脇: 演算増巾器ハンドブック, p.108~109, エレクトロニクスダイジェスト, 同社, 東京, 昭51
- 9) 鈴木 昭: 電子科学, Vol.23, No.7, p.29~36, 樹産報, 東京

(受理 昭和59年1月17日)