

—ノート—

FACOM230-25カード・イニシャル・プログラム・ローダーの試作

日 置 伸 一

Trial Construction of Card-Initial-Program Loader for FACOM230-25

Shinichi HIOKI

〈概 要〉

最近（第三世代以降）のコンピュータは、通常オペレーティング・システムがメーカーから提供され、ユーザはオペレーティング・システムの管理下でのみコンピュータを使う事を強いられている。

ユーザはノー・クラッチの自動車をアクセルとブレーキとハンドルだけで運転していて、万一エンジンの調子がおかしくてもボンネットを開ける事すら許されないでいる様なものである。

筆者は、イニシャル・プログラム・ローダーをカード・ベースで作ることによって FACOM230-25のハードウェアの極一部を覗き見ることを試みたのでここに報告します。

まえがき

当大学に電子計算機が初めて設置されたのは今から10年前（昭和38年）で、記憶容量は2000語で演算時間も $mS(10^{-3}秒)$ オーダ、使われている素子はトランジスタで名前をNEAC2203（以下N-03と略す）と称するものであった。そして10年後、記憶容量32Kバイト（16000語）、演算時間 $\mu S(10^{-6}秒)$ オーダ、ICが素子として使われていて、FACOM230-25（以下F-25と略す）という名前がついている。

ところが、この2つの計算機で例えば25元連立一次方程式を解いてみると、計算時間はそれほど差がない。これはN-03ではプログラムを作るのに機械語を使っているが、F-25ではFORTRAN言語を使用しているという条件が異っているが、F-25のアセンブラ言語（機械語とほぼ1対1に対応する）を使ってプログラミングしてもオペレーティング・システム（以下OSと略す）の管理下でしか動かせないという制約条件とF-25のハードウェアそのものがOSを意識して設計されている為に、結局FORTRANコンパイラがオブジェクト・プログラムの効率を考慮していれば、いずれもOSの下で働くので大差が出ないと思われます。

そこで、OSとは全く関係のないプログラム、即ち機械語プログラムに注目する事になりました。この時第一に問題となるのが機械語プログラムを読み込む為のプロ

グラム、即ちイニシャル・プログラム・ローダーが必要であるということ、しかもカード・ベースで行ないたいということでした。このノートはカードによるイニシャル・プログラム・ローダーを試作したので、その内容を述べるものです。

0. F-25のハードウェア

F-25のシステム構成の概略は図0-1の様になっている。

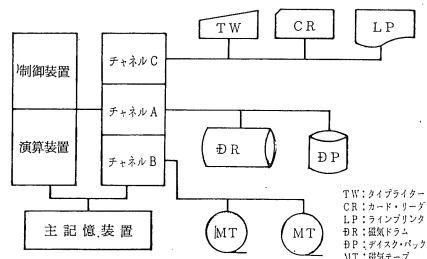


図 0-1 システム構成

〈ハードウェア固定領域〉

主記憶装置にはハードウェア的であらかじめ占有される領域があって、これをハードウェア領域と呼んでいる。

ハードウェア領域にはハードウェア固定領域とサブチャンネル領域があり、これ等の領域を特別の目的に使用する

0~1 : CAW (Channel Address wōrd)
I/O (入出力装置) を動作させる為に、
チャンネルに与える指令 (CCW) が格
納されているアドレスをセットする
領域

4~7 : CCW 1 (Channel Cōmmand
Wōrd)
イニシャル・ロードを行なう為のチ
ャネル・コマンド・ワードのための
領域

8~B : CCW 2
CCW 1 と同様

C~F : CSW (Channel Staus Wōrd)
入出力動作の結果が格納される領域

10~1F : 新PSW (Prōgram Staus Wōrd)
計算機の状態はプログラム・ステイ
タス・ワード (PSW) と呼ばれるレ
ジスタにまとめられているが割込が起ったとき、この番地に格納されている内
容が自動的にアクティブPSWにセットされる

20~2F : 旧PSW
割込みが起きた時、その時のPSWの内容が、この番地へ自動的に格納される

30~3F : 割込コード
割込みが起きた時、その詳細な情報を示すコードが格納される

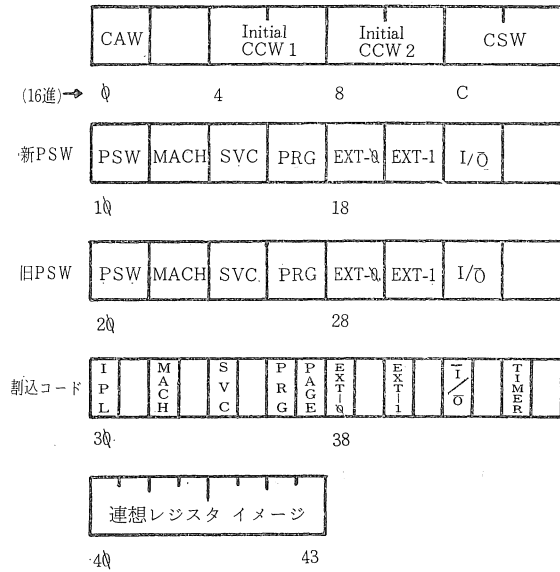


図 0-2
ハードウェア固定領域

ることによって計算機の制御をスムーズに行なおうとするのがF-25の設計思想のようである。

サブチャンネル領域は400~440 (16進) 番地に領域が確保されていて、ハードウェア固定領域は0~43 (16進) 番地に確保されている。

ハードウェア固定領域は図0-2に示す通りである。

＜イニシャル・ローディング機能＞

次にF-25のハードウェアがもっているイニシャル・ローディング機能について述べる。

イニシャル・ローディングに際しては、I/O装置のチャンネルおよび機番を本体のオペレータ・パネル上にあるロータリー・スイッチによって選択して、次にロード・キー (LOAD) を押す。この操作が行なわれるとシステムはリセットされロードランプが点灯する。引き続き選択されたI/O装置から読み込みを開始し、読み込み

が正常に完了すると新PSWがアクティブPSWにロードされcpuは動作状態に入り、LOADランプは消灯する。

選択されたI/O装置から読み込みを開始し、最初に読み込まれた36バイトが主記憶装置の0~11 (16進) 番地に格納される。この際メモリプロテクションは無視される。

4~7 (16進) 番地に読み込まれた4語はCCWとして次の入出力操作の為に使用される。このCCWの中でチェイニングが指定されると8 (16進) 番地のCCWによって操作が実行される。

36バイトの読み込みが終了するとCCW1によって次の読み込み動作に移る。チェイニング指定があれば、これを行ない全てのチェイニングが終わったところで10 (16進) 番地の新PSWをアクティブPSWにロードして計算機は

このPSW の制御下に入り、イニシャル・ローディング機能を終了する。

この動作中、入出力割込みは発生せず入出力操作やPSW のロードが正規に行なわれない場合は計算機は動作状態にならずロード・ランプは消灯しない。

1. カードを1枚読む

計算機にカードを読むプログラムが入っていても、0.で述べたイニシャル・ローディング機能を用いれば、とにかく1枚のカードを読む動作を行なう事は可能である、(但し、最初の36バイトが主記憶に格納されるだけである)

ところが、この様にして主記憶装置に読み込まれた情報はパンチカードのホール・パターン(カードにパンチされたホールの位置と個数)を一定の法則で変換されたものがカード読取装置から主記憶装置内へ転送されるだけである。

80欄カードは12のホールポジションが1桁を構成している。一方、主記憶は8bit(1BYTE)で1文字(EB

DICコード)を構成している。このため12のホールポジションを8bitに変換する場合には圧縮カードコードと呼ばれるコードに変換される。この圧縮カードコードは計算機メーカー特有のものでメーカー毎に違っている。

(EBCDICコードに変換するもや、ホール・パターンをそのまま転送するハードウェアも有る)

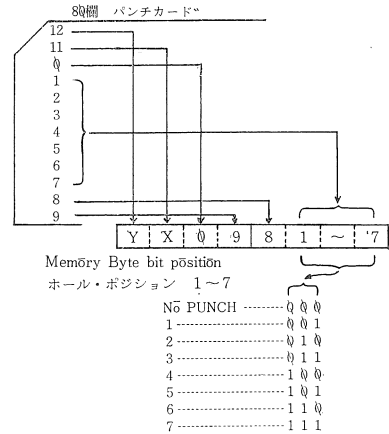


図 1-1

b5~b8 \ b1~b4	0 0000	1 0001	2 0010	3 0011	4 0100	5 0101	6 0110	7 0111	8 1000	9 1001	A 1010	B 1011	C 1100	D 1101	E 1110	F 1111	
0	SP	9	0	Z	マイナス)	R	ヤ	&	I	0	ケ		ネ				
1	1		/		J		へ	A		ア		タ					
2	2		S		K			B		イ		チ					
3	3		T		L		ホ	C		ウ		ツ					
4	4		U		M		マ	D		エ		テ					
5	5		V		N		ミ	E		オ		ト					
6	6		W		O		ム	F		カ		ナ					
7	7		X		P		メ	G		キ		ニ					
8	8		Y		Q		モ	H		ク		ヌ					
9	1001											ソ					
A	1010	:			/		ユ				コ	ソ				レ	
B	1011	#	,		¥			.									ロ
C	1100	@	%		*		ヨ	<		サ							ワ
D	1101	▼	(ハイフン))		ラ	(シ		ハ					ン
E	1110	=	>		;		リ	+		ス		ヒ					ミ
F	1111	/	?		—		ル			セ		フ					。

表 1-1 圧縮カードコード逆変換表

- | | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| b ₁ | b ₂ | b ₃ | b ₄ | b ₅ | b ₆ | b ₇ | b ₈ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
- SPはSpace (ブランク)
- 対応コードが書いてないところは図1-1によりマルチパンチを行なえばよい
- 例 内部bitパターンを"1000 0001"としたければ"SA"をパンチすればよい

ここでは F-25で使用している圧縮コードを図1—1, 表1—1に示す.

〈圧縮カードコード〉

圧縮カードコードの変換則は下図→図1—1の通りである.

〈カードを1枚読むには〉

上述した圧縮カードコードに変換される事を承知して 0. で述べたイニシャル・ローディングを行なえばよい.

即ち. カード読取装置のチャンネル番号 (C)*, 機番 (0)* を本体のオペレータ・パネルのロータリ・スイッチで指定してロード・キを押せばイニシャル・ローディングが行なわれる.

(注 *印は当大学計算センターに於るチャンネル番号および機番である)

2. 続いてカードを1枚読む

〈BOOT1〉

1. でイニシャル・ローディング機能を使ってカードを1枚読んでも, その場合読まれたカードの36バイトが圧縮カードコードに変換されて主記憶装置の0番地から11(16進)番地へ格納されるだけである.

この場合, 主記憶の0~11(16進)番地に格納された情報だけで“次のカードを読む”ことが出来なければならない.

即ち, 最初に1枚カードを読む事によって, 圧縮カードコードに変換された結果が続いてカードを1枚(図2—1で CIPL…カード4枚を読む為にはカードを1枚読む必要がある)読む命令を構成していなければならない

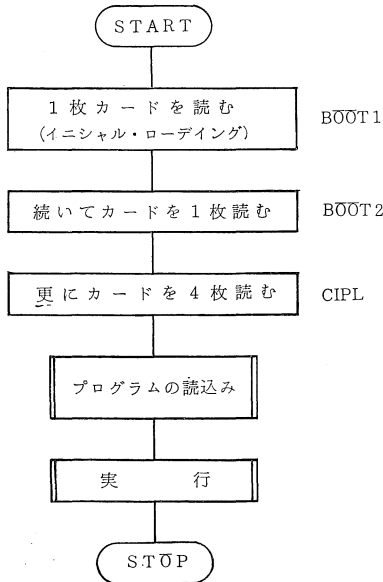


図 2—1 BOOT1, BOOT2, CIPL

い. この為まず機械語でプログラムを作り, 1.の圧縮カードコード逆変換表を利用してカードをパンチする. この様にして作ったパンチカードをBOOT1と呼ぶことにする.

〈BOOT2〉

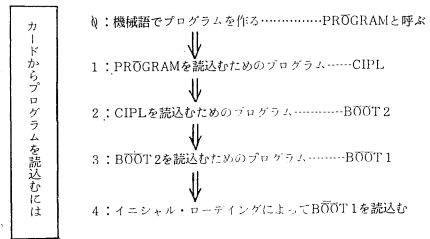
BOOT1 がイニシャル・ローディングによって読みまれと, 直ちに次の1枚のカードが読み込まれる.

この1枚のカードを BOOT2 と呼び, 次の機能をもたせる.

- (1) チャンネルに関してメモリ・プロテクションを解除する.
- (2) 次の4枚のカードを読む.

これで, 4枚のカードからなるカード・イニシャル・プログラム・ローダを読み込む準備が整ったことになる.

ここまでをまとめてみると,



となる. 目的のプログラムを読み込むのに4ステップを要するのは, イニシャル・ローディングによって読みませうのは36バイト (BOOT1) であり, 36バイト (ハードウェア固定領域) の中にはカードを4枚 (CIPL) 読ませる情報は入り切らないので BOOT2を使って, 中継することによって CIPLを読み込む.

BOOT1, BOOT2は図2—2および図2—3に一例を示す.

3. 更にカードを4枚読む

ここで読む4枚のカードが, 機械語で作ったプログラムを16進数でカードにパンチしたものを読み, 計算機の中に機械語命令を作り出すプログラム, 即ちイニシャル・プログラム・ローダである. このプログラム (カード4枚) を CIPLと呼ぶことにする.

CIPLがもつ機能は次の6種である.

- (1) cpuに関してメモリ・プロテクションの解除.
- (2) 格納開始番地をパンチしたカードを読み込む.
(/S×××× : ××××が16進表示の格納開始番地)
- (3) 格納開始番地の計算.
- (4) プログラム・カードを読み込み, 機械語命令を主記憶内に作り出し格納開始番地から順に格納する.
- (5) /R××××で始まるカードを読み込んだ場合には実行開始番地を計算する.

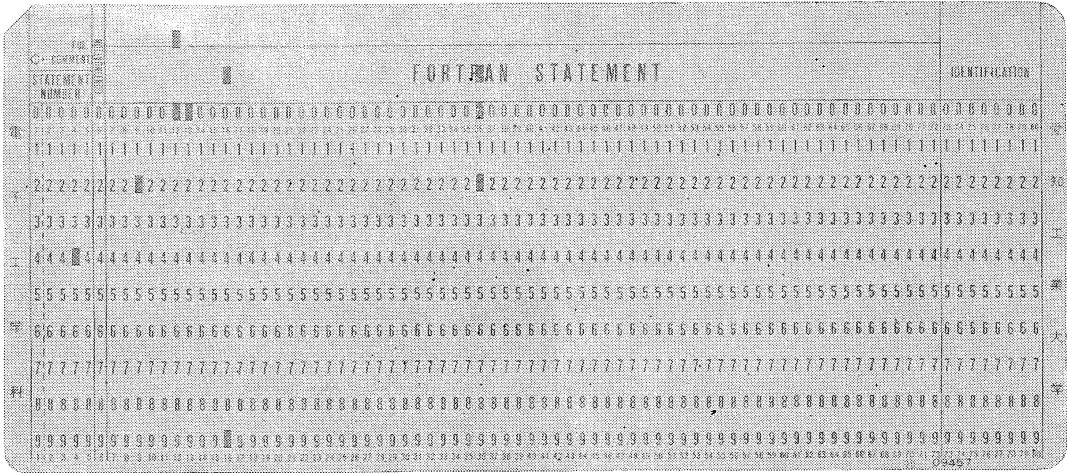


図2-2 BÖÖT 1

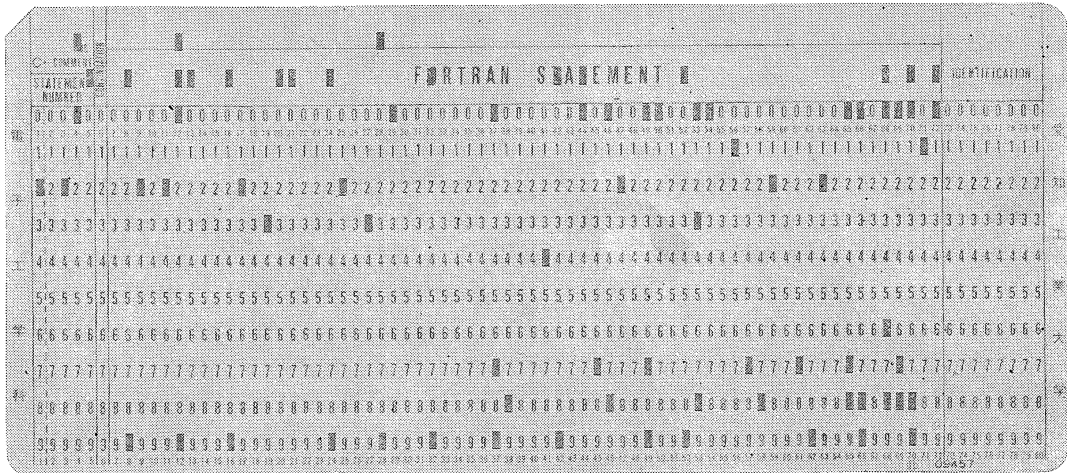


図2-3 BÖÖT 2

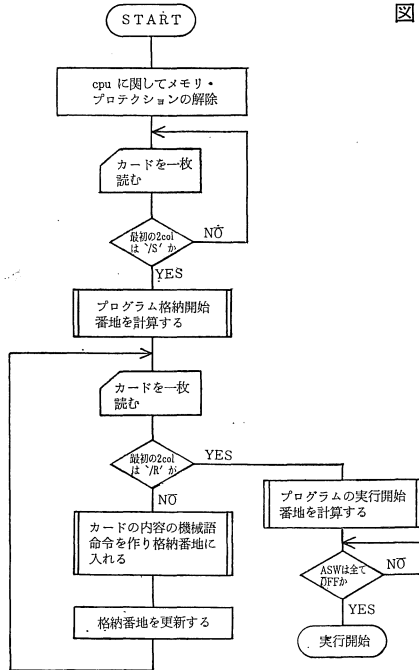
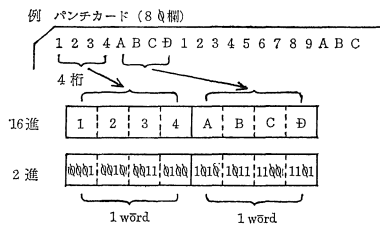
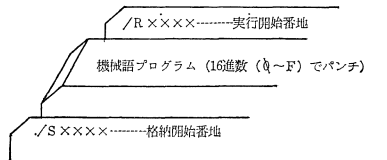


図 3-1 CIPLのフローチャート

- (6) プログラム読み込み後直ぐ実行を開始するかどうか ASW(オルタネーション・スイッチ) によって決める。図3-1は CIPLのフローチャートである。CIPLのカードホールパターンを図3-2に示す。



カード上の 0~9, A~F を 0000~1001, 1010~1111 に変換して、カード上の 4 桁を 1 word (16bit) に格納する

C-STATEMENT NUMBER		F O R T R A N S T A T E M E N T		I D E N T I F I C A T I O N	
0	0	0	0	0	0
1	1	1	1	1	1
2	2	2	2	2	2
3	3	3	3	3	3
4	4	4	4	4	4
5	5	5	5	5	5
6	6	6	6	6	6
7	7	7	7	7	7
8	8	8	8	8	8
9	9	9	9	9	9

図3-2 CIPL その1

C-STATEMENT NUMBER		F O R T R A N S T A T E M E N T		I D E N T I F I C A T I O N	
0	0	0	0	0	0
1	1	1	1	1	1
2	2	2	2	2	2
3	3	3	3	3	3
4	4	4	4	4	4
5	5	5	5	5	5
6	6	6	6	6	6
7	7	7	7	7	7
8	8	8	8	8	8
9	9	9	9	9	9

図3-2 CIPL その2

C-STATEMENT NUMBER		F O R T R A N S T A T E M E N T		I D E N T I F I C A T I O N	
0	0	0	0	0	0
1	1	1	1	1	1
2	2	2	2	2	2
3	3	3	3	3	3
4	4	4	4	4	4
5	5	5	5	5	5
6	6	6	6	6	6
7	7	7	7	7	7
8	8	8	8	8	8
9	9	9	9	9	9

図3-2 CIPL その3

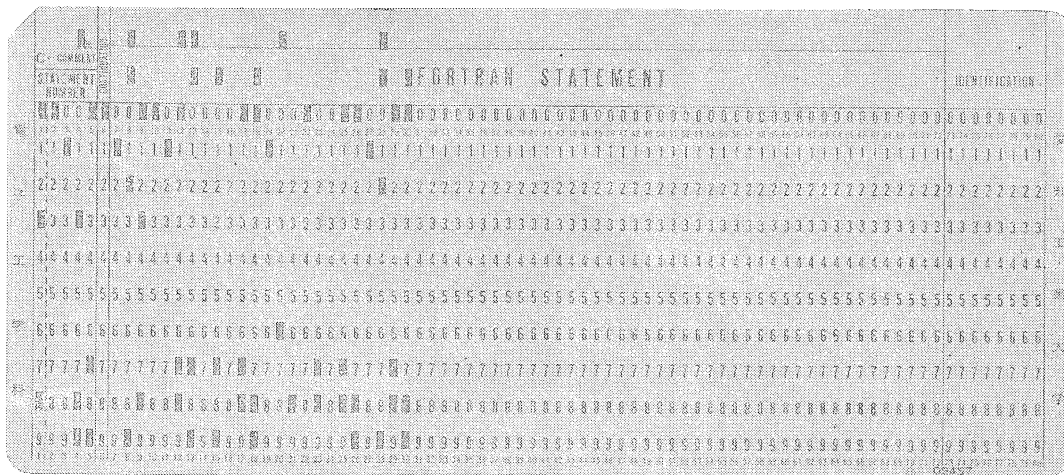


図 3—2 CIPL その4

あ と が き

カードによるイニシャル・プログラム・ローダを試作することによって、F—25のハードウェアの入出力部分の一部、即ち入出力命令と入出力コマンドおよび入出力割込みについての概要を知ることが出来た。

尚このノートのテーマに関して適切な御助言を下された当大学計算センター皆福講師並びに富士通名古屋営業所 CE 諸兄に対し深謝する次第です。

参 考 文 献

1. 石上孝雄・成毛吉一共著「計算機の基本動作」
竹内書店 (1971)
2. FACOMマニユテル「FACOM230—25/35/45
ハードウェア総合解説編 I」 (EX-011-1-3)
富士通株式会社 (1971)