

カオスレーザレーダの距離精度向上に関する研究

Study on improvement in distance accuracy of the chaos laser radar

佐藤 永幸[†] , 津田 紀生^{††} , 山田 諄^{††}

Nagayuki SATO , Norio TSUDA , Jun YAMADA

Abstract As one of the in-car radar, a laser radar is widely studied. Since the laser radar has a characteristic that the received signal becomes to be buried in noise with increasing distance, it needs high power laser. Then, a new type of the chaos laser radar has been studied. Using chaos signal for the transmitted signal, this laser radar is relatively resistant to noise and can simply process because of using only additional process. However, a distance resolution of the chaos laser radar is limited by clock cycle of FPGA which is used for signal processing of the laser radar. Therefore, a new method to improve a distance resolution by a phase delay circuit is developed.

1. はじめに

現在自動車の衝突防止センサへの応用を目的としたレーザレーダの開発が広く行われている¹⁾。レーザレーダは自動車の反射板に向けてレーザ光を照射し、その反射光の遅れ時間を測定するもので、比較的安価で小型なものができる。

他のレーダシステムとしては、ミリ波や超音波を用いたものがある。ミリ波を用いたものは、天候に左右されず安定して長距離の測定が可能だが、装置が大型で、空間分解能が低い。超音波を用いたものは検出距離が短い、安価であるため低速での周辺監視としての応用が主流である

レーザレーダは送信信号に単一パルスや周期的な信号で変調をかける方式が一般的である。しかし、これらの方式は戻り光が小さくなる長距離において信号がノイズに埋もれてしまい、誤差が多くなり測定が困難になる。そのため出力が数 W から数十 W クラスの高い出力のレーザを用いるか、乗算や積分などの繰り返し処理を行い処理装置が複雑となる。また、レーザ光は非常に高速なため戻り光の遅れ時間はわずかで、高速の処理装置を用いなければ高い距離分解能は得られない。

そこで、我々は低出力の半導体レーザを用いて比較的ノイズに強く加算のみの簡単な処理で距離を算出できるカオスレーザレーダの研究を行ってきた²⁾³⁾。これは送信信

号をカオス信号で変調をかけ、ターゲットから戻ってきた受信信号を進ませ、加算を行う簡単な信号処理で遅れ時間を求める方式である。このため、通常用いられる相関を求める方法では乗算と積分を用いた繰り返し処理を行うため、処理が複雑で演算に時間がかかるが、本方式では加算のみの簡単なアルゴリズムであるため高速応答が可能である。また、非周期のカオス信号を用いるため、ある程度ノイズに対しても強く、相互干渉にも強い。

これまでの研究で、平均出力 1mW の安価な半導体レーザを用い、信号処理に FPGA を用いることで 95m 程度の距離測定がオンラインで行えることが確認できている。

しかし、FPGA のクロック周波数として 80MHz 用いた場合、距離分解能が約 2m となり距離精度はあまりよくない。そこで本研究では位相遅延回路により受信信号をわずかに遅延させ、統計処理を行う事で同じクロック周波数を用いても距離精度を向上する方法を新たに提案する。そして、この方法の有効性を確かめるため実際に測定装置を開発し距離測定を行った。その結果、距離分解能が約 2m から約 0.2m と向上し距離分解能が低いことで起こる誤差が低減できることが確認できた。

2. 測定原理

送信信号を 0, 1 に 2 値化し、最初の立ち上がりを基準時間として、以降の立ち上がりとの時間差を求める。受信信号も 2 値化を行い、送信信号で求めた時間差だけ進ませる。そして移動させた受信信号をすべて加算する。加算信号は遅れ時間のところで値が 0 から加算個数に急峻に変化する波形になる。それ以外では、不規則に 0 または 1

[†] 愛知工業大学大学院 工学研究科
電気電子工学専攻 (豊田市)

^{††} 愛知工業大学 電気学科 電子工学専攻 (豊田市)

となるため、加算信号は加算個数の半分に収束する。加算信号の最大のピークで加算個数の半分の直線と交わるクロス点と、基準時間との時間差が送信信号との遅れ時間となり、光速を乗算する事で目標までの距離を測定できる。

3. 位相遅延回路による距離分解能の向上

前測定原理では、距離分解能は処理装置のクロック（サンプリング）周期によって決まり、クロック周期より小さな時間の変化は測定できない。そこで位相遅延回路を用いて受信信号をわずかに遅延させ測定を行い、統計処理を行う事で距離分解能の向上を図る。

距離分解能の向上の原理を図 1 に示す。処理装置はクロックの立ち上がりのときに受信信号を取り込むため受信信号がクロックと次のクロックの途中で戻ってきた場合、その間では検出されず次のクロックで検出したことになる。そこで受信信号を位相遅延回路で遅延させる。遅延時間はクロック周期 T を N 分割した時間ごとで、 T/N 、 $2T/N$ 、 \dots 、 $(N-1)T/N$ と遅延させる。そして各遅延時間で遅れ時間を算出する。遅延を加えていくと次のクロックで取り込まれるようになり、算出した結果は 1 クロック分多くなる。よって各遅延での測定結果の平均を算出することでクロック周期より小さな変化を検出することができる。この原理を用いれば測定時間はそれぞれの遅延で N 回行うため N 倍となるが、距離分解能は $1/N$ 倍に向上する。

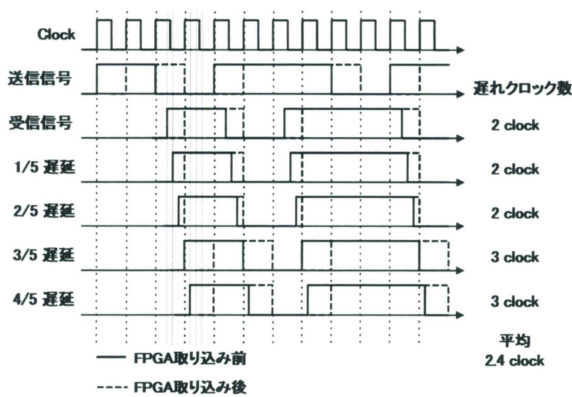


図 1 位相遅延回路による距離分解能の向上

4. 測定装置

試作した測定システムを図 2 に示す。本装置は投光部、受光部、処理部から構成される。なお、目標物としてコーナキューブ反射板を用いる。

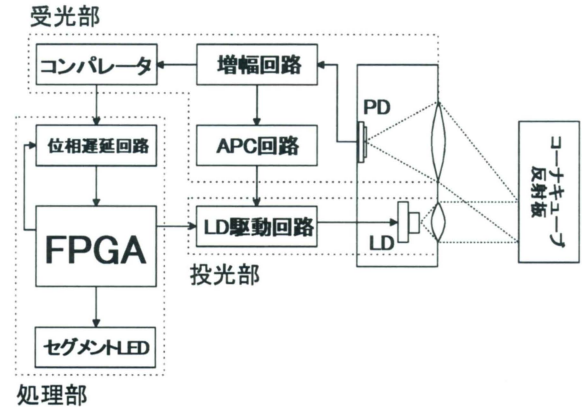


図 2 測定装置

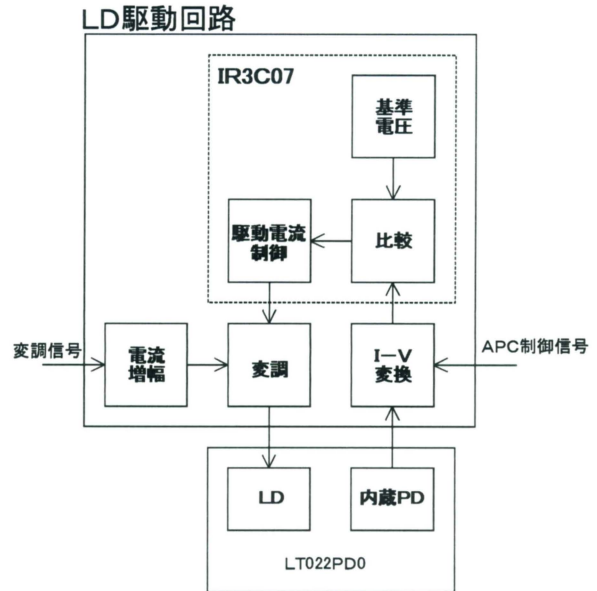


図 3 LD 駆動回路

4.1 投光部

投光部は半導体レーザ(以下 LD)を LD 駆動回路で発振させ、レーザビームを投光レンズで平行ビームにする。

LD 駆動回路では LD の光出力が一定になるよう駆動電流を制御する。LD 駆動回路のブロック図を図 3 に示す。LD の駆動にはシャープ社製の LD 駆動用 IC、IR3C07 を用いた。LD の光出力は周囲温度の変動で容易に変化してしまう。そのため LD の光出力が周囲の温度変化によって変化しないようにモニタ光を検出して駆動電流を制御する APC (Auto Power Control)機能を持つ。APC の機能は LD 内蔵のフォトダイオードからの電流を検出し、抵抗により電圧に変換し基準電圧と比較をする事で実現している。この抵抗値を変換させることでレーザパワーを調整することができる。LD の変調は駆動電流をトランジスタにより

外部から吸い取ることにかけている。しかしトランジスタ一段では電流が不足し十分に変調が加えられない。そこで前段にトランジスタによる電流増幅回路を用い、十分に増幅を加えられるようにした。LDにはシャープ社製のLT022PDを使用した。このLDは波長780nm、最大出力5mWで、平均出力1mWで発振する。LDは直径40mm、長さ46.5mmのアルミニウム製の円筒に直径30mm、焦点距離30mmの投光レンズと合わせて設置した。

4.2 受光部

受光部では目標物に当たり散乱した光の一部を受光レンズで集光しフォトダイオード(以下PD)で電気信号に変換し、増幅をおこない、コンパレータによりデジタル信号に変換する。

戻り光は直径52mm 焦点距離89mmの受光レンズで集光する。PDは浜松ホトニクス社製のS1223-01を使用した。このPDは3.6×3.6mmの大きさであるが、45度傾け横方向の幅を5.23mmで使用している。本装置は複眼式となっており、投光-受光レンズの間隔は46mmであるため測定限界距離は69.8cmである。

受信信号は1mV程度で微弱なため増幅を行う。増幅回路にはオペアンプを用いている。増幅度は80dBである。

本測定装置では近距離で戻り光が多い場合、受信信号が増幅回路で飽和してしまい誤差が生じる。そこでAPC回路を用いてレーザパワーを調整し、受信信号が飽和しないようにする。

APC回路の構成を図4に示す。増幅した信号を整流回路により半波整流し積分回路にて直流信号にする。基準電圧と直流電圧を比較し制御電圧を出力する。レーザパワーの調整は、節4.1に書かれているようにLD内蔵PDのモニタ電流を抵抗により電圧にし、比較を行う事で実現している。この抵抗値を制御電圧により可変することでレーザパワーを調整することができる。

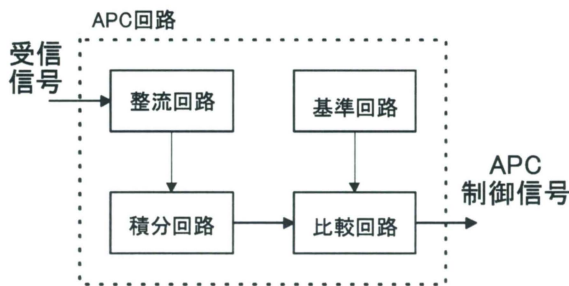


図4 APC回路

増幅した受信信号はコンパレータによりTTLレベルに変換する。

4.3 処理部

処理部は位相遅延回路、FPGA、セグメントLEDからなる。

位相遅延回路では受信信号に遅延時間を加える。この遅延時間はFPGAにより制御される。本装置では位相遅延回路にDallas Semiconductor社製のデジタル遅延IC、DS1020-25を用いた。このICは8Bitの平行信号で遅延時間を制御でき、1ステップあたり0.25nsで最大64nsの遅延を加えることができる。

遅延を加えた受信信号をFPGAへ入力し、信号処理を行い、距離を算出する。FPGAはXilinx社製のSpartan2 XC2S100を用いた。FPGAはHuMANDATA社製の評価ボードXSP-010-100に実装し使用している。評価ボードには16MHzの水晶発振器が搭載されており、周波数で1倍回路にて16.5MHzから80MHzまでのクロック周波数を設定できる。本装置ではクロック周波数を80MHzに設定した。算出した結果はリアルタイムでセグメントLEDにて表示する。

5. FPGAでの処理

本研究ではFPGAを用いて信号処理を行っている。処理は送信側と受信側の二つから構成される。

5.1 送信側での処理

送信側ではEX-ORで帰還をかけたシフトレジスタによって構成されるLFSR(Linear Feedback Shift Register)を用いて送信信号を生成している。本研究で用いたLFSRを図5に示す。シフトレジスタの最終段より信号を取り出し送信信号としている。

5.2 受信側での処理

受信側では測定原理に基づいた処理を行い、距離を算出する。模式図を図6に示す。受信側では演算部と遅延制御部がある。

演算部ではメモリなどを用いて信号を保持することなく、実時間での信号処理を、シフトレジスタでの移動と同時にカウンタでの加算を行う方式で実現している。まず送信信号を128ビットシフトレジスタでクロックに同期して右にシフトさせ下位2ビットから送信信号の立ち上がりを検出する。同時に受信信号も128ビットシフトレジスタで右にシフトさせ、送信信号の立ち上がりのときに6ビットカウンタで加算を行う。こうして加算を行っていき、最大となったカウンタをコンパレータにより検出する。この最大となったカウンタが、受信信号が何クロック分遅れているかを示す。

次に遅延制御部では、演算部での演算が終わるたびにそ

の結果を受け取り、遅延時間の変更を行う。演算部で変更した遅延時間で再び遅れクロック数の算出を行う。各遅延時間で求めた結果の平均を算出することでクロック周期より小さな遅れ時間の変化を検出することができる。この遅れ時間に光速とクロック周期を掛けることで目標物までの距離に換算することができる。

これらの事から、シフトレジスタ、カウンタ、コンパレータを用いた簡単な処理を FPGA で行う事で、複雑な処理を行うことなく遅れ時間を実時間で算出できる。また、位相遅延回路の制御も簡単に行うことができ、クロック周波数を上げなくても距離分解能の向上が可能である。

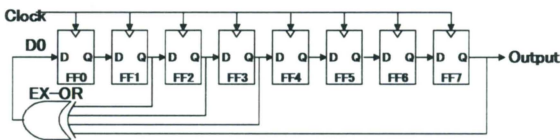


図 5 LFSR の構成

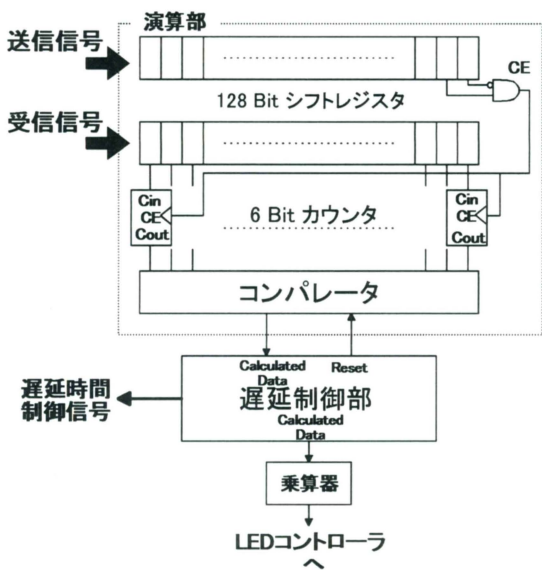


図 6 受信側の構成

6. 測定結果及び検討

6.1 位相遅延回路の特性

本装置で用いた位相遅延回路の特性を図 7 に示す。位相遅延回路は 3.33MHz の TTL レベルのパルス波を入力しオシロスコープにて遅延時間の測定を行った。この結果から、5 ステップあたり 1.25ns ずつ増えていることがわかり位相遅延回路の動作が確認できる。

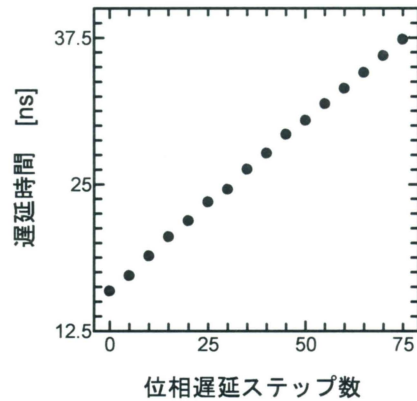


図 7 位相遅延回路特性

6.2 手動で遅延時間を変更しての測定

遅延時間を手動で操作し測定を行った結果を図 8 に示す。この結果は 9m から 10m の距離を 20cm 間隔で遅延時間を変えながら測定を行ったものである。増幅度が大きいと測定値がばらつくため、増幅度を 20dB と小さくし測定を行った。距離が遠くなるにつれ測定距離が変化する遅延時間が短くなっていることが確認できる。

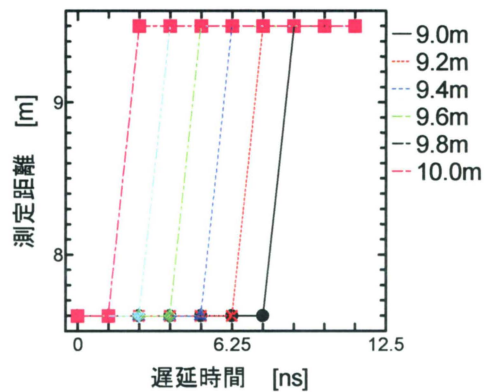


図 8 手動で遅延時間を変更しての測定結果

6.3 距離測定

試作した測定装置を用いて距離計測を行った結果を図 9 に示す。この結果は、1つの距離に対して 20 回測定し、その平均値から算出した。位相遅延回路の分割数は 10 である。また、回路中の遅れ時間が含まれるため、差し引いてグラフ化してある。この結果を見ると、位相遅延回路有、無ともに測定値が実際の距離に対して比例的に増加し、85m まで測定可能なことが確認できる。このときの絶対誤差は位相遅延回路を用いない場合、平均 2.3m であった。位相遅延回路を用いた場合、平均 0.5m と位相遅延回路を用いない場合より 1/5 倍に小さくなった。これは距離分解能が向上し、距離分解能が低いことで起こる誤差が小さく

なったためである。

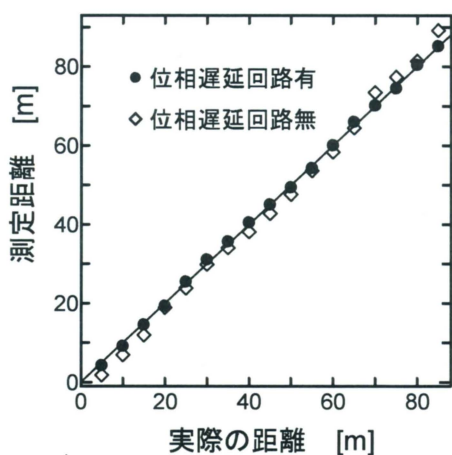


図9 測定結果

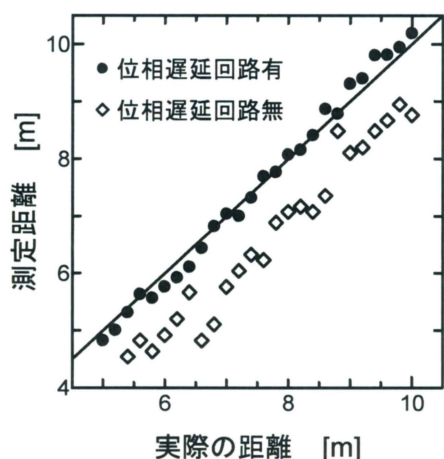


図10 5-10mでの測定結果

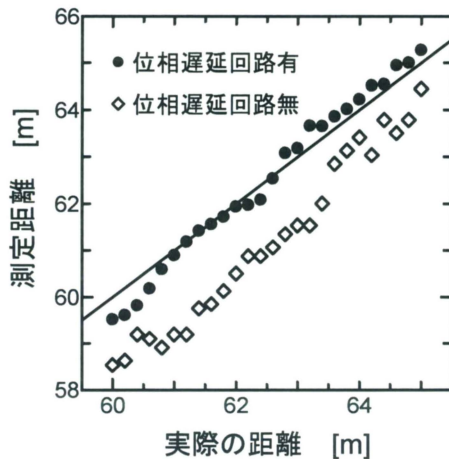


図11 60-65mでの測定結果

次に、距離分解能の向上を確かめるため測定範囲狭くし、細かく測定を行った。5mから10mの近距離の範囲を20cm間隔で測定を行った結果を図10に、60mから65mの遠距離の範囲を20cm間隔で測定を行った結果を図11に示す。近距離、遠距離ともに位相遅延回路を用いない場合、全体的に値が小さくなっているのに対し、位相遅延回路を用いた場合、実際の距離に近い値になっている。これは、先に述べた距離分解能が低いことで起こる誤差が小さくなったためである。

6.4 増幅度を低くしての距離測定

前節の結果はAPC回路により近距離でレーザパワーを低くして測定を行っているため、受信信号のS/N比が悪くジッタが多くなり誤差が多くなっている。そこで増幅度を20dBに低くし測定を行った。こうすることにより、受信信号のS/N比がよくなりジッタが少なくなる。測定を行った結果を図12に示す。この結果は、5mから10mの近距離を20cm間隔で測定を行ったものである。60mから65mの遠距離は増幅度が足りないために測定が行えなかった。

位相遅延回路を用いない場合実際の距離に対して2m間隔で階段状に測定距離が変化しているのに対し、位相遅延回路を用いた場合、0.2cm間隔で値が変化していることが確認できる。よって、位相遅延回路を用いることで距離分解能の向上が確認できる。

絶対誤差は、位相遅延回路を用いない場合、平均0.81mであるのに対し、位相遅延回路を用いた場合、平均0.06mと大幅に小さくなっている。

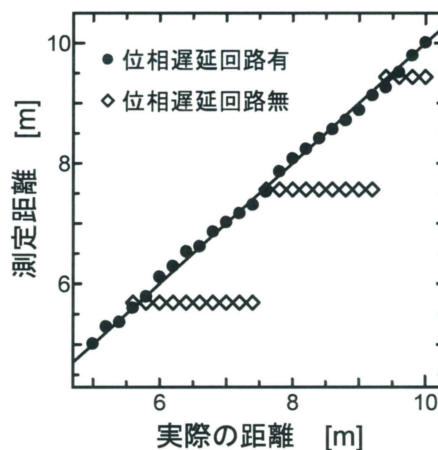


図12 増幅度を低くしての測定結果

6.5 分割数を変更しての距離測定

分割数を変更して測定を行った。測定結果を図13に示す。分割数は25、50としてある。分割数を上げても測定が行えることがわかる。

このときの絶対誤差は25分割のとき平均0.04m、50分

割のときは平均 0.09m と 10 分割のときとあまり変わらない値となった。これは、受信信号のジッタが遅延時間の刻みより大きいためと考えられる。

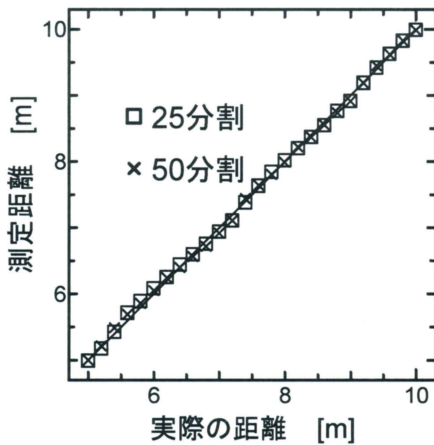


図 13 分割数を変更しての測定結果

6.6 演算時間

一回の距離の算出にかかる演算時間を表 1 に示す。演算時間の測定は FPGA での処理が終わるたびに 1 パルス出力するようにし、パルス間隔をオシロスコープで測定した。測定した距離は 5m である。

このように分割数に比例して演算時間が増えていくことがわかる。

表 1 演算時間

分割数	演算時間[μ s]
位相遅延回路無し	38.2
10	382
25	956
50	1913

7. まとめ

低出力の半導体レーザを用いても長距離の計測を行うことが出来るカオスレーザレーダの距離精度の向上を目的として、新たに位相遅延回路を用いた方法を提案し、測定装置を試作し、提案方法の有効性を確かめた。実際に測定を行った結果、距離分解能は 2m から 0.2m に向上し、距離分解能が低いことで起こる誤差が小さくなった。現在の FPGA の最大動作周波数は 300MHz 程度で高い距離分解能を得るのは困難だが、位相遅延回路を用いることで、クロック周波数が 1GHz に相当する距離分解能を得ることが

でき、この方法の有効性が確認できる。

近距離での信号の飽和を APC 回路により抑えているため近距離でも S/N 比が悪く誤差やばらつきが大きくなっている。そのため、分割数を 25、50 と増やしても 10 分割のときと誤差はあまり変わらなかった。そこで、増幅度を抑え測定を行った結果、誤差が小さくなることが確認できた。しかし、増幅度が足りないため遠距離での測定は不可能になった。そこで、APC 回路でなく近距離では増幅度を押さえることで誤差を小さくし、遠距離では増幅度を上げることで測定を可能にする AGC (Auto Gain Control) 回路の使用を検討する必要がある。

そのほかに今後の課題として、受信回路の S/N 比の改善による測定可能な距離の長距離化、誤差の低減があげられる。この S/N 比を改善する方法として現在の PIN フォトダイオードの使用から APD(Avalanche photodiode)の使用に変更することが上げられる。

また、現在のプログラムでは、加算信号のピークを検出しクロス点を探しているため、受信信号がノイズの影響を受ける正確にクロス点の位置を求める事が出来ず、測定値が大きくなる可能性がある。そこで、プログラムを改良しクロス点を正確に求めるよう改良が必要である。

参考文献

- 1) レーザー学会：レーザー応用に関する 47 章,pp.102-106, 東京, オプトロニクス社, 1998
- 2) 成田義之・津田紀生・山田諄：カオスレーザレーダを用いた衝突防止センサの研究, 電気学会論文誌 C, 123, 12, pp.2079-2084, 2003
- 3) 中川達也・津田紀生・山田 諄：「カオスレーザレーダの FPGA を用いたオンライン計測」, 電気学会論文誌 C, 125, 12, pp.1824-1829,2005

(受理 平成 17 年 3 月 19 日)